

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-164638
(43)Date of publication of application : 16. 06. 2000

(51)Int. Cl. H01L 21/60
H01L 23/12

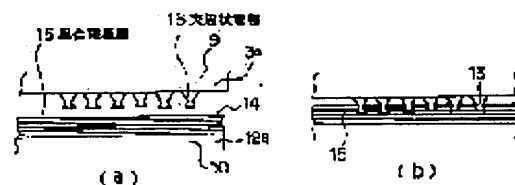
(21)Application number : 10-337606 (71)Applicant : TOSHIBA CORP
(22)Date of filing : 27. 11. 1998 (72)Inventor : KOSHIO YASUHIRO

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device which can secure high mounting reliability without using solder, and can reduce material cost and the number of processes.

SOLUTION: In a semiconductor device, bump terminals 13 coated with conductor metal layers are arranged on the outside connecting pads 3a of a semiconductor package 9, and an assembled electrode layer 15 composed of a plurality of bundled or interwinded fibrous electrodes 14 is arranged on the connection pad 12a of a wiring board 10 for mounting. The bump terminals 13 on the package 9 side are put in removably and is fixed mechanically in the assembled electrode layer 15, and at the same time, is connected electrically to the electrode layer 15.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2000-164638
(P2000-164638A)

(43)公開日 平成12年6月16日(2000.6.16)

(51)Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 F 0 4 4
		21/92	6 0 2 R
23/12		23/12	F

審査請求 未請求 請求項の数4 O L (全 9 頁)

(21)出願番号 特願平10-337606

(22)出願日 平成10年11月27日(1998.11.27)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 小塩 康弘

神奈川県川崎市幸区小向東芝町1 株式会
社東芝多摩川工場内

(74)代理人 100077849

弁理士 須山 佐一

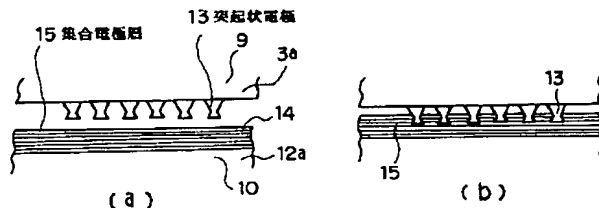
Fターム(参考) 5F044 KK02 KK11 LL15 QQ02

(54)【発明の名称】 半導体装置

(57)【要約】

【課題】 はんだを使用することなく高い実装信頼性を確保することができ、材料コストの低減および工程の削減が可能な半導体装置を提供する。

【解決手段】 本発明の半導体装置では、半導体パッケージ9の外部接続パッド3a上に、表面に導体金属層13bが被覆された突起状電極端子13が配設され、実装用配線基板10の接続パッド12a上に、繊維状電極14の複数本が集束しまたは絡み合って集合した集合電極層15が配設されている。そして、半導体パッケージ9側の突起状電極端子13が、実装用配線基板10側の集合電極層15内に着脱自在に挿嵌され、機械的に固定されると同時に、電気的接続がなされている。



【特許請求の範囲】

【請求項1】 第1の接続端子が配設された第1の領域と、前記第1の接続端子と接続された第2の接続端子が配設された第2の領域とを有する第1の配線基板または配線フィルムと、この配線基板または配線フィルムの前記第1の領域に搭載され前記第1の接続端子と接続された半導体素子を有する半導体パッケージと、外部接続端子を有し、この外部接続端子が前記半導体パッケージの前記第2の接続端子と対向するように配置された第2の配線基板と、前記第1の配線基板または配線フィルムの第2の接続端子と、前記第2の配線基板の外部接続端子とを接続する接続手段とを備えており、前記接続手段が、少なくとも表面が導体により構成された突起状電極端子と、少なくとも表面が導体により構成され、前記突起状電極端子に対して、着脱自在に係合しかつ電気的に接続された受け端子部とから成ることを特徴とする半導体装置。

【請求項2】 前記受け端子部が、複数の繊維状電極が集束しまたは絡み合って集合した集合電極層を有することを特徴とする請求項1記載の半導体装置。

【請求項3】 前記受け端子部が、前記集合電極層の複数層が積層された階層配線部を有し、この階層配線部の各階層の集合電極層と、所定の高さを有する前記突起状電極端子とが係合し、電気的に接続されていることを特徴とする請求項2記載の半導体装置。

【請求項4】 前記突起状電極端子が、円柱状で先端に拡径部が形成された形状を有し、前記受け端子部が、この突起状電極端子と同一形状を有することを特徴とする請求項1記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置に係わり、特に半導体パッケージが実装用基板に適当な自由度を持って搭載され、かつ電気的に接続された半導体装置に関する。

【0002】

【従来の技術】従来から、半導体パッケージのマザーボードである配線基板への実装は、半導体パッケージ側と実装基板側の少なくとも一方に、Sn-Pb系などのはんだ層をめっきまたは印刷等により形成し、このはんだ層を加熱して溶融（リフロー）させ、溶融したはんだを接着材として機械的接続および電気的導通を確保することにより行なっている。

【0003】

【発明が解決しようとする課題】しかしながら、このような半導体パッケージの実装においては、以下に示す問題があった。すなわち、はんだ層の加熱・溶融には、リフロー炉と呼ばれる高額な装置が使用されるため、設備コストが高くなっていた。また、はんだをリフローさせ

る際に、半導体パッケージが高い温度に曝されることになり、高温に対する品質面での保証を要するため、半導体パッケージを構成する材料として高コストの材料を使用する必要があった。さらに、はんだには人体に有害な鉛が含有されているため、環境汚染を防止する観点から、使用に特別な注意を払う必要があった。

【0004】本発明は、このような問題を解決するためになされたもので、リフロー炉等の高コストの設備を使用することなく、従来と同等またはそれ以上の実装信頼性を確保することができ、かつ材料コストの低減および工程削減を図ることができる半導体装置を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明の半導体装置は、第1の接続端子が配設された第1の領域と、前記第1の接続端子と接続された第2の接続端子が配設された第2の領域とを有する第1の配線基板または配線フィルムと、この配線基板または配線フィルムの前記第1の領域に搭載され前記第1の接続端子と接続された半導体素子を有する半導体パッケージと、外部接続端子を有し、この外部接続端子が前記半導体パッケージの前記第2の接続端子と対向するように配置された第2の配線基板と、前記第1の配線基板または配線フィルムの第2の接続端子と、前記第2の配線基板の外部接続端子とを接続する接続手段とを備えており、前記接続手段が、少なくとも表面が導体により構成された突起状電極端子と、少なくとも表面が導体により構成され、前記突起状電極端子に対して、着脱自在に係合しかつ電気的に接続された受け端子部とから成ることを特徴とする。

【0006】本発明において、半導体パッケージに使用する第1の配線基板または配線フィルムとしては、例えば、ポリイミド樹脂フィルムのような絶縁樹脂フィルムやガラスクロス樹脂含浸基板のような絶縁基板の少なくとも一主面（片面または両面）に、Cu、Cu系合金、アルミニウム等から成る配線層が配設された基板またはフィルムが挙げられる。ここで、配線層には、半導体素子との接続端子である第1の接続端子と、実装用基板との接続端子である第2の接続端子とがそれぞれ含まれる。

【0007】また、半導体パッケージが搭載・実装される実装用基板である第2の配線基板としては、ガラスクロス樹脂含浸基板のような絶縁基板の少なくとも一主面に、外部接続端子を含む配線層が配設された基板が使用される。

【0008】本発明において、半導体パッケージの外部接続端子である第2の接続端子と、第2の配線基板（実装用基板）の外部接続端子とは、一方の接続端子上に設けられた突起状の電極端子と、これに係合する形状または構造を有し、他方の接続端子上に設けられた受け端子部とを、着脱自在に係合させることにより、機械的に接

続される。そして同時に、両者（突起状電極端子と受け端子部）の少なくとも表面を構成する導体層の接触により、電氣的接続がなされる。

【0009】このような接続手段は、突起状電極端子と受け端子部との組合わせであれば良く、どちらの側に突起状電極端子を配設しても良い。また、突起状電極端子の形状によっては、受け端子部も突起状電極端子と同一の形状とすることができる。すなわち、突起状電極端子を先端に拡張部を有する柱形状とした場合には、受け端子部もそれと同一の形状とすることで、両方の先端拡張部の係合・接触により、良好な機械的および電氣的接続が得られる。

【0010】また、受け端子部を、複数の繊維状電極を集束した、あるいは絡み合わせて集合した集合電極層を有するものとして、さらに、受け端子部として、前記した集合電極層の複数層を厚さ方向に積層した階層配線部を設けることも可能である。このような階層配線部は、各階層の集合電極層が所定の高さの突起状電極端子と係合することにより、高さの異なる2種以上の突起状電極端子と立体的に接続される。

【0011】本発明の半導体装置においては、半導体パッケージの外部接続端子と実装用基板（マザーボード）の外部接続端子とが、一方の接続端子に設けられた突起状の電極端子と他方の接続端子に設けられた受け端子部とを、着脱自在に係合させることにより、所要の強度で機械的に接続され、かつ電氣的に良好に接続されているので、高温加熱を必要とせず、常温での実装およびリペアが可能である。

【0012】また、半導体パッケージがはんだ層を介して実装された装置では、温度サイクルによりはんだ接合部が劣化していくのに対して、本発明の半導体装置では、半導体パッケージと実装用基板とが、はんだを使用することなく、ある程度の運動の自由度を持って接続されているので、接続部が周期的な熱負荷等に起因する応力の集中を良好に緩和することができ、接続部の劣化のおそれがほとんどない。さらに、人体に有害な鉛を含むはんだが使用されていないので、環境汚染を防止する観点からも有益である。

【0013】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。

【0014】図1は、本発明の半導体装置の第1の実施例を断面的に示した図であり、図2は、その一部である半導体パッケージを裏面側から斜視的に示した図である。また、図3は、第1の実施例の要部である接続部を拡大し模式的に示した図である。

【0015】これらの図において、符号1は、ガラスクロス-エポキシ樹脂含浸基板のような絶縁基板を示し、この絶縁基板1の一方の面（図では上面）に、後述する半導体素子との接続パッド2aを含む配線層2が設けら

れており、他方の面に、外部接続パッド3aが設けられている。そして、これら両面の配線層2、3は、絶縁基板1の所定の位置に形成された導通孔（ビアホール）4を介して導通されている。

【0016】また、このような配線基板の上面の所定の位置に、半導体素子5がフェースダウンに配置され、その電極端子と配線基板の接続パッド2aとが金バンプ6を介して接合（フリップチップボンディング）されており、接合部がエポキシ樹脂等により封止されている。さらに、この樹脂封止層7および半導体素子5の外側に、エポキシ樹脂等から成るモールド樹脂層8が設けられ、半導体パッケージ9が形成されている。

【0017】一方、符号10は、ガラスクロス-エポキシ樹脂含浸基板のような絶縁基板11の片面に接続パッド12aを含む配線層12が形成された実装用配線基板を示し、その接続パッド12aに対向して、前記した半導体パッケージ9の外部接続パッド3aが配置され、以下に示す接続手段により、電氣的および機械的に接続されている。

【0018】すなわち、半導体パッケージ9の裏面側の外部接続パッド3a上に、図4に示すように、絶縁性の端子本体13aの表面に導体金属層13bが被覆された構造を有する突起状の電極端子13が、それぞれ配設されている。また、実装用配線基板10の接続パッド12a上に、表面に導体金属層14bが被覆された繊維状電極14の複数本が、集束または絡み合って集合した構造を有する集合電極層15が、それぞれ配設されている。なお、実装用配線基板10の接続パッド12a自体を、このような集合電極層15としても良い。また、突起状の電極端子13は、集合電極層15内に挿入しやすく、かつ挿入した後は繊維状電極14が絡み付いて抜けにくいように、先細円柱形の先端部に皿状の拡張部が形成された形状を有している。

【0019】そして、半導体パッケージ9側に配設された突起状電極端子13が、実装用配線基板10側に配設された集合電極層15内に挿入され、機械的に固定されると同時に、突起状電極端子13の表面に被覆された導体金属層13bと、集合電極層15を構成する繊維状電極14の表面に被覆された導体金属層14bとの接触により、電氣的接続がなされている。なお、図1において、符号16は、突起状電極端子と集合電極層との係合による接続部を示す。

【0020】このように構成される第1の実施例においては、半導体パッケージ9の外部接続パッド3aと実装用配線基板10の接続パッド12aとが、突起状電極端子13と複数の繊維状電極14から形成された集合電極層15との係合により、機械的に接続されかつ電氣的に良好に接続されているので、常温での実装およびリペアが可能である。また、半導体パッケージ9と実装用配線基板10との接続部16に、はんだが使用されていない

ので、リフロー炉等の設備を使用する必要がなく、材料コストの低減および加熱工程の削減を図り、かつ従来と同等またはそれ以上の実装信頼性を確保することができる。さらに、接続部16が運動の自由度を適度に持つので、周期的な熱負荷等に起因する応力の集中を緩和することができ、温度サイクルによる劣化のおそれがほとんどない。

【0021】次に、本発明の第2乃至第4の実施例について、それぞれ説明する。

【0022】図5は、本発明の半導体装置の第2の実施例を断面的に示したものである。図において、符号17は、ポリイミド樹脂フィルム等の絶縁樹脂フィルムを示し、この絶縁樹脂フィルム17の片面の中央部（第1の領域）に、半導体素子との接続パッド2aが配設され、その周囲の第2の領域に、外部接続パッド3aを含む配線層3が配設されている。そして、このような配線フィルムの第1の領域に、配線フィルムに対してフェースダウンに配置された半導体素子5が搭載され、その電極端子と配線フィルムの接続パッド2aとが、金バンプ6を介して接合され、接合部がエポキシ樹脂等により封止されている。

【0023】そして、このような半導体パッケージ18が、片面に接続パッド12aを含む配線層12が形成された実装用配線基板10上に、半導体素子5の実装面を下向きにして、外部接続パッド3aが実装用配線基板10の接続パッド12aに対向するように搭載され、第1の実施例と同様に構成された接続部16を介して、電気的・機械的に接続されている。すなわち、半導体パッケージ18の外部接続パッド3a上に配設された突起状電極端子13が、実装用配線基板10の接続パッド12a上に配設された集合電極層15内に挿嵌され、着脱自在に係合されると同時に、電気的に接続されている。

【0024】第3の実施例では、図6に示すように、第2の実施例で使用したものと同一半導体パッケージ18の複数個（図では2個）が、実装用配線基板10上に2段に積み重ねて搭載・実装されている。すなわち、それぞれの半導体パッケージ18において、半導体素子5が実装用配線基板10に対してフェースダウン配置となるように、絶縁樹脂フィルム17を下側（実装用配線基板10側）にして配置され、外部接続パッド3aが配設された第2の領域が、下側に折り曲げられて搭載されている。そして、下段の半導体パッケージ18aと実装用配線基板10との電気的・機械的接続が、第1および第2の実施例と同様に、突起状電極端子13と集合電極層15とから構成される接続部16を介して行なわれている。また同様に、上段の半導体パッケージ18bと下段の半導体パッケージ18aとが、それぞれの外部接続パッド3a上に配設された接続部16（突起状電極端子13と集合電極層15）を介して、電気的・機械的に接続されている。

【0025】このように構成される第2および第3の実施例においては、半導体パッケージ18の外部接続パッド3aと実装用配線基板10の接続パッド12aとが、突起状電極端子13と集合電極層15との係合により、機械的に接続されかつ電気的に良好に接続されているので、常温での実装およびリペアが可能である。また、半導体パッケージ18と実装用配線基板10との接続手段として、はんだが使用されていないので、リフロー炉等の設備を使用する必要がなく、材料コストの低減および加熱工程の削減を図ることができる。さらに、突起状電極端子13と集合電極層15との係合による接続部16が、周期的な熱負荷等に起因する応力の集中を良好に緩和することができ、温度サイクルによる劣化のおそれがほとんどない。またさらに、第3の実施例では、複数の半導体パッケージ18が厚さ方向に多段に積み重ねて配置され、高密度に実装されているので、スペースファクタが良好でコンパクトな半導体装置を提供することができる。

【0026】第4の実施例の半導体装置においては、図7および図8にそれぞれ示すように、実装用配線基板10の配線層12形成領域に、複数の繊維状電極14から成る集合電極層15の複数層が、厚さ方向に積層された構造の階層配線部19が設けられている。また、半導体パッケージ18の外部接続パッド3a上に配設された突起状電極端子13が、全て同じ高さではなく、異なる高さ（例えば、低い方から順に、低、中低、中、高と4種類の異なる高さ）を有している。そして、このような半導体パッケージ18が、実装用配線基板10の階層配線部19の形成領域に、半導体素子5の実装面を下向きにして搭載され、低、中低、中、高とそれぞれの高さを有する突起状電極端子13A、13B、13C、13Dが、階層配線部19の所定の階層の集合電極層15A、15B、15C、15D内にそれぞれ挿嵌され、各集合電極層15を構成する繊維状電極14が突起状電極端子13の先端部に絡み付くことにより、機械的固定および電気的接続がそれぞれなされている。なお、その他の部分は、第2の実施例と同様に構成されているので、図示および説明を省略する。また図7において、破線で囲まれた部分は、半導体パッケージ18の搭載領域を示す。

【0027】このように構成される第4の実施例においては、半導体パッケージ18の外部接続パッド3aと実装用配線基板10の接続パッド12aとが、突起状電極端子13と集合電極層15との係合により、機械的に接続されかつ電気的に良好に接続されているので、常温での実装およびリペアが可能である。また、実装用配線基板10が、複数の集合電極層15が積層された階層配線部19を有し、この階層配線部19の所定の階層に所定の高さの突起状電極端子13が挿嵌され係合されているので、立体的な接続が容易であり、配線等の設計の簡易化が可能である。さらに、半導体パッケージ18と実装

用配線基板10との接続手段として、はんだが使用されていないので、リフロー炉等の設備を使用する必要がなく、材料コストの低減および加熱工程の削減を図ることができるうえに、温度サイクルによる接続部16の劣化のおそれがほとんどない。

【0028】なお、本発明の半導体装置は以上の実施例に限定されない。すなわち、第1乃至第4の実施例では、いずれも半導体パッケージ9、18側に突起状電極端子13が配設され、実装用配線基板10側に集合電極層15が配設されているが、反対に、半導体パッケージ9、18側に集合電極層15が配設され、実装用配線基板10側に突起状電極端子13が配設された構造としても良い。また、集合電極層15を、繊維状電極14のみで構成するのではなく、複数本の繊維状電極14が絶縁性の繊維状部材の層中に介挿された構造としても良い。さらに、突起状電極端子13および集合電極層15を構成する繊維状電極14の少なくとも一方を、内部まで全て導体により構成しても良い。

【0029】さらにまた、第1乃至第4の実施例の半導体装置においては、半導体パッケージ9、18の外部接続パッド3aと実装用配線基板10の接続パッド12aとを接続する手段として、突起状電極端子13と集合電極層15とが組合わせて使用されているが、突起状電極端子13を受容する受け端子部としては、複数の繊維状電極14が集束しまたは絡み合っ集合した集合電極層15だけでなく、突起状電極端子13に絡み付きこれを係合・拘止する機能を有するものであれば、どのような形状および構造のものでも使用することができる。

【0030】例えば、図9に示すように、受け端子部20を、突起状電極端子13と同形の、先細円柱形の先端部に皿状の拡径部が形成された形状とすることができる。また、図10に示すように、突起状電極端子13を、先端に球形部が形成された形状とし、受け端子部20を、先端部に、突起状電極端子13の球形先端部と同一の曲率半径を有する凹面が形成された形状とすることもできる。このような形状の受け端子部20では、先端部の凹面に突起状電極端子13の球形先端部が隙間なく貼り付き、着脱自在に係合され、かつ電氣的に良好な接続がなされる。

【0031】

【発明の効果】以上の説明から明らかなように、本発明の半導体装置によれば、半導体パッケージと実装用基板

との接続部にはんだが使用されていないので、はんだリフロー炉等の高価な設備を必要とせず、材料コストの低減および工程の削減等を行うことができる。また、実装信頼性が高いうえに、常温での実装およびリペアが可能であり、接続部の劣化のおそれがほとんどない。さらに、有害な鉛の使用・排出がないので、環境汚染防止の観点からも有益である。

【図面の簡単な説明】

【図1】本発明の半導体装置の第1の実施例を示す断面図。

【図2】第1の実施例に使用する半導体パッケージの裏面側斜視図。

【図3】第1の実施例の接続部を拡大して示す図であり、(a)は突起状電極端子を集合電極層から離脱した状態を、(b)は係合した状態をそれぞれ示す模式図。

【図4】本発明の第1の実施例において、突起状電極端子および集合電極層を構成する繊維状電極の構造をそれぞれ示す断面図。

【図5】本発明の第2の実施例を示す断面図。

【図6】本発明の第3の実施例を示す断面図。

【図7】本発明の第4の実施例に使用する実装用配線基板の平面図。

【図8】本発明の第4の実施例において、接続部を模式的に拡大して示す断面図。

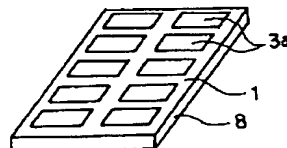
【図9】本発明において、受け端子部の形状の別の実施例を模式的に示す図。

【図10】本発明において、突起状電極端子および受け端子部の形状の別の実施例を模式的に示す図。

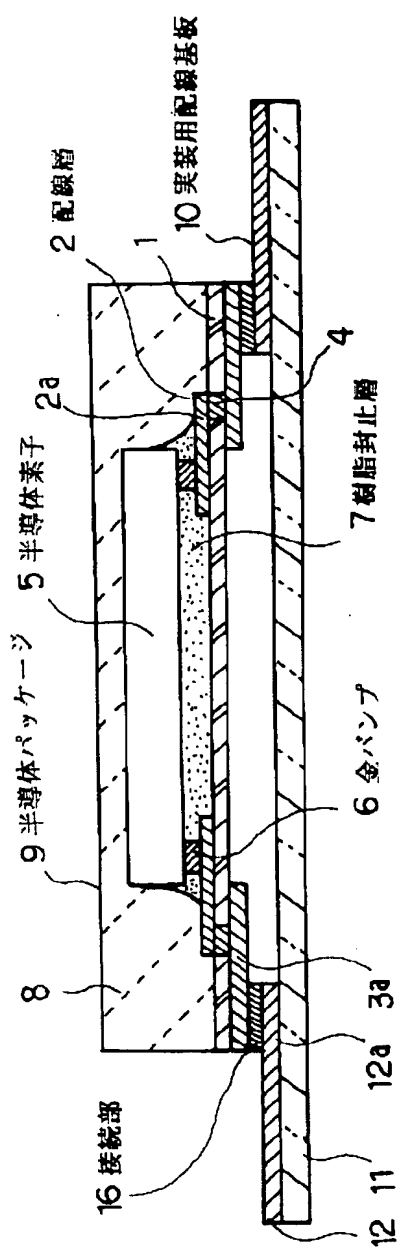
【符号の説明】

- 1……………絶縁基板
- 2、3、12……………配線層
- 5……………半導体素子
- 6……………金バンプ
- 7……………樹脂封止層
- 9、18……………半導体パッケージ
- 10……………実装用配線基板
- 13……………突起状電極端子
- 15……………集合電極層
- 16……………接続部
- 17……………絶縁樹脂フィルム
- 19……………階層配線部
- 20……………受け端子部

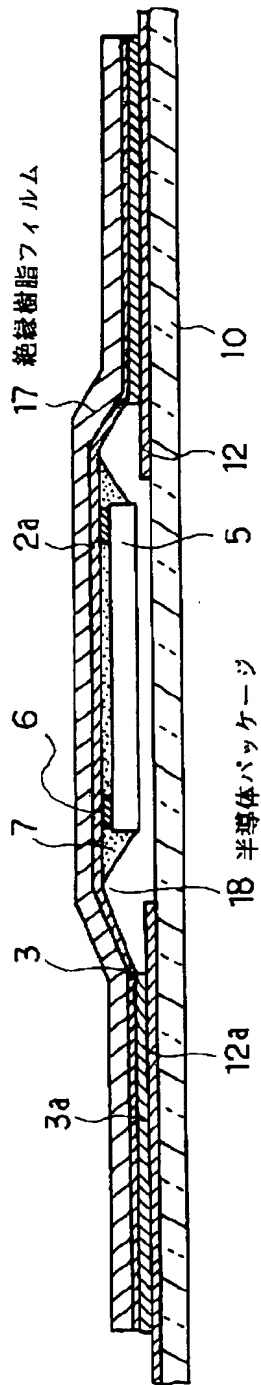
【図2】



【図 1】



【図5】



【図10】

